

# SDI 芯片夹具板频域 S 参数的仿真与验证

王锐 赵玉林 张波

井芯微电子技术(天津)有限公司

DOI: 10.12238/jpm.v5i4.6734

**[摘要]** 对信号完整性设计和 S 参数进行了研究, 基于信号完整性频域 S 参数分析, 使用仿真软件提取 SDI (Software Defined Interconnection) 芯片夹具板的 S 参数, 再进行高速互连链路的 S 参数级联。同时通过矢量网络分析仪 (VNA) 测试夹具板卡高速链路实际的 S 参数。两者数据对比后, 进行仿真参数设置的优化, 提炼出一套信号完整性频域 S 参数的仿真与测试闭环结合的设计方法, 进一步提高仿真结果准确性, 为后续高速板卡仿真及测试提供参考。

**[关键词]** SDI 芯片; S 参数级联; S 参数仿真; 网络分析仪

## Simulation and verification of frequency domain S-parameters of SDI chip fixture board

Wang Rui, Zhao Yulin, Zhang Bo

Jingxin Microelectronics Technology (Tianjin) Co., Ltd

**[Abstract]** The signal integrity design and S parameters were studied. Based on the frequency domain S parameter analysis of signal integrity, simulation software was used to extract the S parameters of the SDI (Software Defined Interconnection) chip fixture board, and then the S parameters of the high-speed interconnection link were cascaded. Simultaneously, the actual S-parameters of the high-speed link of the fixture board are tested using a Vector Network Analyzer (VNA). After comparing the two data, optimization of simulation parameter settings was carried out to extract a design method that combines simulation and testing of frequency domain S-parameters for signal integrity, further improving the accuracy of simulation results and providing reference for subsequent high-speed board simulation and testing.

**[Key words]** SDI chip; S-parameter cascade; S parameter simulation; network analyzer

### 一、引言

随着大数据的快速兴起, 数据通信对总线带宽的要求越来越高。例如 RapidIO 4.0 的数据速率达到 25.78Gbps, FC-AE-ASM 6.0 的数据速率达到 32Gbps, 100GBASE-KR4 的单 lane 数据速率达到 25.78Gbps, PCIe 4.0 的数据速率达到 16Gbps 等。诸如谐振、反射、串扰、回波损耗、阻抗突变、EMI (电磁兼容) 等射频微波领域才会遇到的问题, 现在成为高速数字系统设计领域要解决的关键问题。

信号完整性设计, 包括仿真及测试。它应该贯穿产品开发的整个阶段, 改变传统的迭代投板设计理念, 达到一次性设计成功和降低成本的目的。在产品设计的初期, 从已有的模型数据库中调用模型进行预仿真分析, 得到原理图设计规则以指导元件选型和 Layout 布局、布线设计。在 Layout 布线完成后, 再进行后仿真以验证布局布线的设计是否满足约束规则。PCB 板制作完成后, 开始互连的无源测试, 验证板级互连的性能指标。焊接装配好元器件后, 开始进行原型机的信号完整性测试验证, 同时与前一阶段的仿真分析形成闭环, 用于指导下一代产品的设计和开发。

信号完整性频域仿真主要是提取高速互连系统的 S 参数, 分析其插入损耗、回波损耗及串扰等指标是否符合协议规范。时域仿真主要是用 IBIS、S 参数、SPICE 等模型搭建互连系统链路, 分析接收端的眼图, 加入协议中眼图模板, 看是否符合

规范。

本文基于信号完整性频域 S 参数分析, 使用仿真软件提取 PCB 段的 S 参数, 再进行高速互连链路的 S 参数级联。同时通过矢量网络分析仪 (VNA) 测试高速链路实际的 S 参数。两者对比后, 创造性提出修正仿真参数设置的方法, 达到仿真与测试相结合的闭环设计。

### 二、S 参数概述

在信号完整性领域, S 参数又称为行为模型, 当信号作为激励作用于互连时, 互连的行为会产生一个响应信号。在激励-响应波形中, 隐含的就是互连的行为模型。S 参数可以描述除一些铁氧体以外的每一种互连电气行为, 包括: 电阻、电容、电路板走线、电路板平面、背板、连接器、封装、插座、电缆等。

当一个波形输入到互连系统时, 它可以由互连系统散射回源端, 这个波称为反射波。通过互连系统散射出去的波称为传输波。在频域中, 用于测量正弦波反射响应和传输响应的仪器是矢量网络分析仪 (VNA)。

每个 S 参数都是从被测互连系统某个特定端口散射出的正弦波与入射到被测互连系统某个端口的正弦波的比值。公式如下, S 的单位为 dB。

$$S = 20 \times \log \left( \frac{\text{幅度 (输出正弦波)}}{\text{幅度 (输入正弦波)}} \right)$$

为了区别每个 S 参数所涉及的端口组合,使用两个下标值。第一个下标值是输出端口,第二个下标值是输入端口。

$$S_{kj} = \frac{\text{输出端口 } k \text{ 的正弦波}}{\text{输入端口 } j \text{ 的正弦波}}$$

例如 S11 称为回波损耗,代表从端口 1 进入并从端口 1 输出信号。S21 称为插入损耗,代表从端口 1 进入并从端口 2 输出信号。S31 称为近端串扰, S41 称为远端串扰。

高速串行链路经常处理的差分线,是用一个四端口来描述,其 S 参数矩阵如下。字母 D 和 C 分别代表差分信号和共模信号。 $S_{CD21}$ 表示从端口 2 输出的共模信号与从端口 1 输入的差分信号比值。为了显示差分 S 参数,需要一些复杂的矩阵数学计算,参考公式如下。

$$S_{DD11} = 0.5 \times (S_{11} + S_{33} - 2 \times S_{31})$$

$$S_{DD21} = 0.5 \times (S_{21} + S_{43} - S_{41} - S_{23})$$

### 三、S 参数测试与仿真

#### 3.1 S 参数测试

仿真和测试的板卡是天津市滨海新区创新中心的 SDI 交换芯片夹具板,芯片具有 32 个高速 lane,支持 RapidIO 3.1、FC-AE-ASM 4.0、10GBase-KR、1000Base-X 四种协议交换,并支持四种协议之间的混合协议转换和数据交换,单 lane 最高速率是 10.312Gbps。芯片的高速 lane 全部由 SMA 同轴引出,用于对接高带宽示波器和误码仪,测试芯片 Serdes 的 TX 和 RX 的电参数是否满足协议规范。为了方便提取 S 参数,用于系统级联去嵌,在板卡右侧模拟实际高速走线,从第 6 层和第 11 层引出同轴。测试的是第 6 层走线, S 参数结果如下,并导出 SMA 同轴和 PCB 端全链路的 S 参数 S4P 文件。

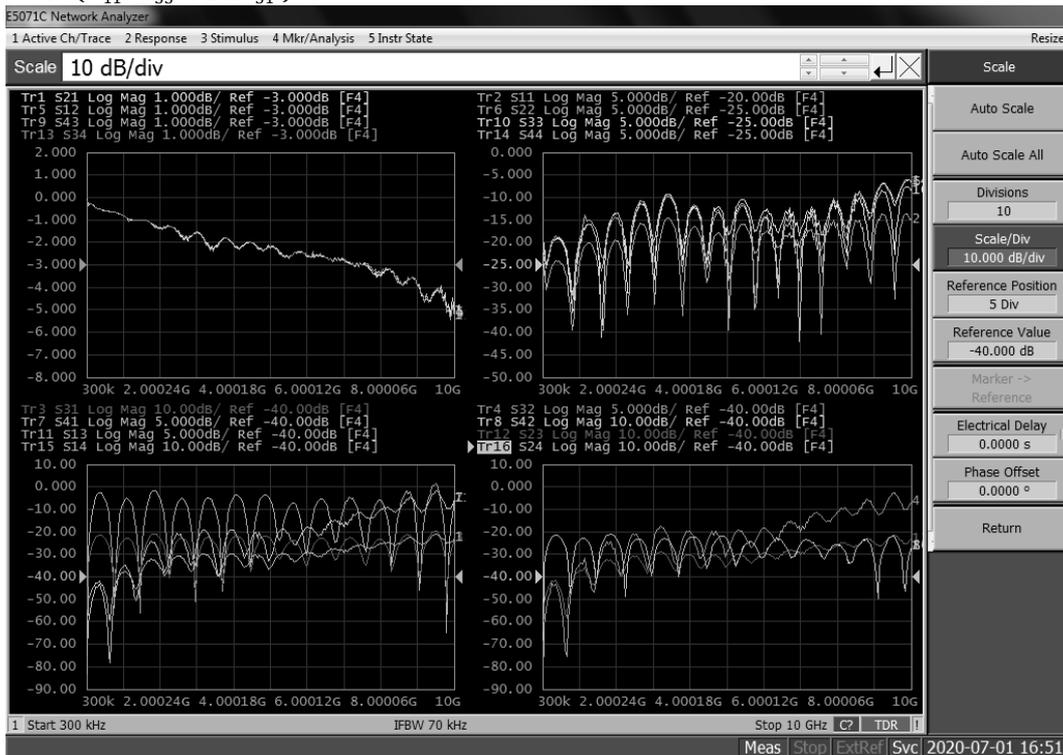


图 1 板卡 S 参数测试结果

#### 3.2 S 参数仿真

对板卡 PCB 走线段进行仿真时,将需要提取的差分线从整块 PCB 中剪切下来,可大大缩短仿真时间。根据 Layout 信息

设置叠层参数、差分对、产生端口、仿真参数等。仿真结果输出后,查看结果有无异常,导出 PCB 走线段仿真的 S 参数 S4P 文件

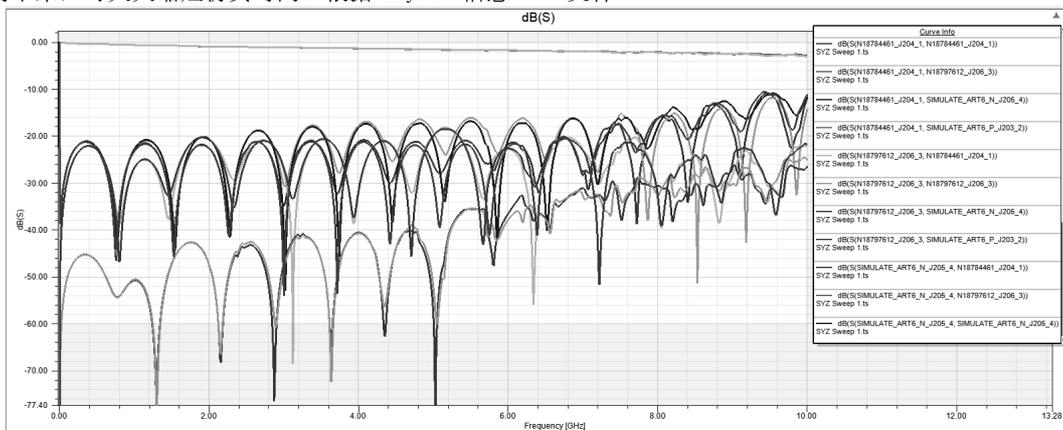


图 2 仿真 PCB 段的 S 参数结果

#### 四、S 参数仿真与实际测试对比

对比仿真与实际测试的 S 参数, 分别搭建仿真链路模型和实际测试链路模型。仿真链路模型中, 仿真软件只能对 PCB 走线段进行仿真, 全链路分析时要把信号链路所有部分的 S 参数进行级联分析, 加入 SMA 同轴的 S 参数。实际测试时, 矢量网络分析仪能测得全链路所有部分的 S 参数, 其模型搭建较为简单。搭建模型如下图 3。

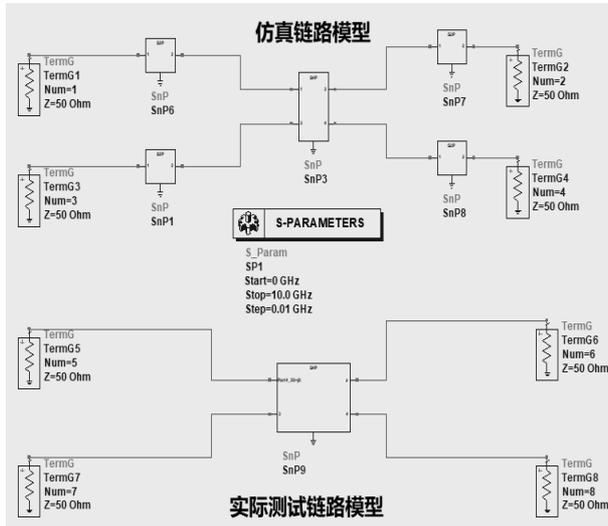


图3 搭建互连链路模型

对比两者全链路的插入损耗, 结果如下图 5。

对比发现仿真结果与实际测试的曲线有较大差距, 存在明显的“频点偏移”现象。说明仿真设置不合理, 需要修正仿真参数。对信号链路上每一节点器件模型分析, SMA 同轴端口通常设置是以同轴 GND 通孔作为回流, 导致回流路径增加, 使 S 参数恶化。这里创造性提出缩短回流路径的方法, 以同轴信号 pad 下方第 5 层铜皮作为回流参考。

同时分析信号过孔上是从 Top 层到第 6 层, 而 PCB 层数是 16 层, 过孔处有较长的短桩线, 导致 S 参数部分频点产生谐振。利用仿真软件的优越性, 修改过孔从 Top 层到第 8 层, 模拟实际制作 PCB 时的背钻工艺。如下图 4 箭头处是仿真设置不合理的问题点。

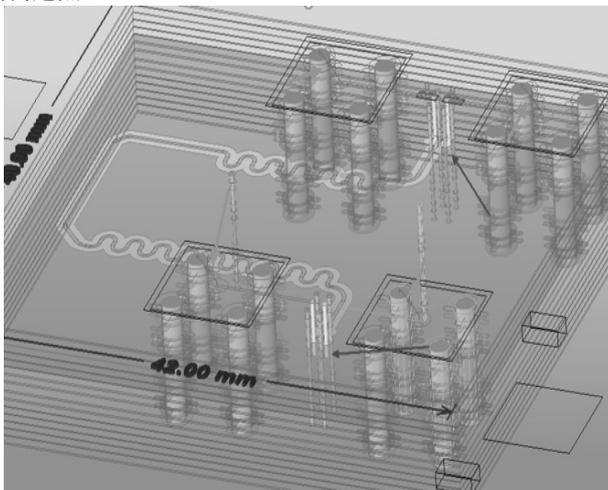


图4 仿真设置修改

进行 PCB 段的 S 参数仿真, 导入仿真链路, 对比实际测试、仿真修改前后的结果下。

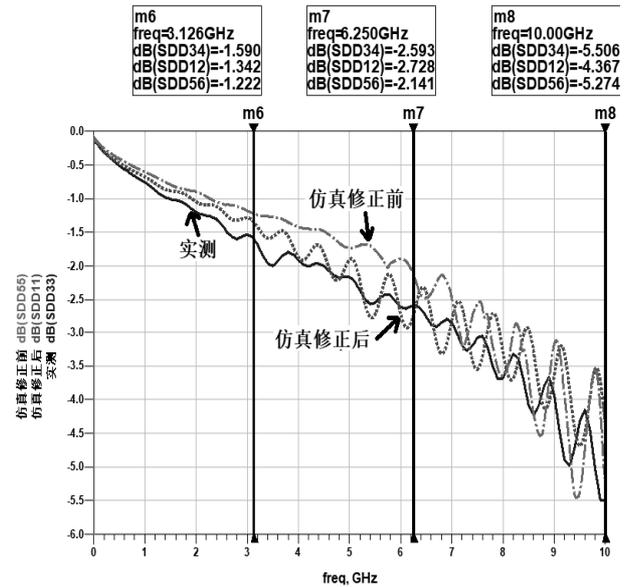


图5 仿真与实际插入损耗对比

在进行仿真设置优化后, 插入损耗仿真曲线较好的拟合实际测试曲线, 在实际测试时, 测试环境周围的电磁场等也会对信号有干扰, 所以实际测试的曲线与仿真结果有细微差异。通过实际测试数据反馈, 创造性进行仿真优化, 到达信号完整性闭环目的, 验证了修正方法的有效性。

#### 五、结束语

现代高速数字系统中面临的信号完整性问题越来越严峻, 需要研发人员投入精力对 SI/PI 合理设计和测试验证。本文利用仿真软件提取 PCB 段走线 S 参数, 用于系统级链路仿真。与矢量网络分析仪实际测试数据对比, 分析两者误差原因。根据频域 S 参数的仿真和测试闭环结合的思想, 创造性提出优化仿真设置, 并进行有效验证。使仿真数据可以真实、准确反映出芯片夹具板信号完整性是否满足设计, 具有预判信号链路质量的优越性, 为后续产品一次性设计成功和信号完整性仿真提供参考。

#### 【参考文献】

- [1]Eric Bogatin, 信号完整性与电源完整性分析(第3版)[M]. 电子工业出版社, 2019
- [2]张涛, ADS 高速电路信号完整性应用实例[M]. 电子工业出版社, 2015
- [3]房丽丽, 章传芳, ANSYS 信号完整性和电源完整性分析与仿真实例[M]. 中国水利水电出版社, 2018
- [4]Stephen H. Hall, Howard L. Heck, 高级信号完整性技术[M]. 电子工业出版社, 2015
- [5]朱辉、冯云, 实用射频测试和测量[M]. 电子工业出版社, 2016

#### 作者简介:

王锐(1989-), 男, 硕士, 高级工程师, 主要研究方向: 高速板卡设计、SI/PI 测试方法研究、时钟抖动测试方法研究;  
赵玉林(1988-), 男, 硕士, 高级工程师, 主要研究方向: 高速板卡设计;

张波(1986-), 男, 硕士, 高级工程师, 主要研究方向: 大型复杂系统的硬件设计开发。