科技研究

基于数字孪生的半导体研发全流程进度管控与优化

刘洋浩

中国科学技术大学

DOI: 10. 12238/j pm. v6i 9. 8433

[摘 要]针对半导体研发流程周期长、环节耦合度高、进度扰动因素复杂等问题,提出基于数字孪生(Digital Twin, DT)的研发全流程进度管控与优化方案。通过构建物理实体与虚拟模型的实时映射机制,整合研发过程中的设备数据、工艺数据与进度数据,建立多维度进度管控模型;引入改进型关键路径法与粒子群优化算法,实现进度偏差预警与资源动态调度。以12nm逻辑芯片研发项目为验证案例,搭建数字孪生管控平台,结果表明:该方案可将研发进度偏差率降低至3.2%以下,关键环节响应速度提升40%,资源利用率提高25%,为半导体研发流程的精益化管理提供技术支撑。

[关键词] 数字孪生; 半导体研发; 进度管控; 关键路径法; 粒子群优化

Progress Control and Optimization of the Semiconductor R&D Full Process Based on Digital Twins

Liu Yanghao

University of Science and Technology of China

[Abstract] To address issues such as the lengthy cycle of semiconductor R&D processes, high coupling between stages, and complex progress disturbances, a comprehensive progress management and optimization solution based on Digital Twin (DT) technology is proposed. By establishing a real—time mapping mechanism between physical entities and virtual models, this approach integrates equipment data, process data, and progress data throughout the R&D process to build a multi—dimensional progress management model. It introduces an improved Critical Path Method and a Particle Swarm Optimization algorithm to achieve progress deviation warning and dynamic resource scheduling. Using a 12nm logic chip R&D project as a validation case, a Digital Twin management platform was constructed. The results demonstrate that this solution can reduce R&D progress deviation rates to below 3.2%, improve key—stage response speeds by 40%, and enhance resource utilization by 25%, providing technical support for lean management of semiconductor R&D processes.

[Key words] Digital Twin; Semiconductor R&D; Progress Control; Critical Path Method; Particle Swarm Optimization

引言

随着科技的飞速发展,半导体技术在各行各业中得到了广泛应用,半导体高新技术企业在全球范围内的重要性日益凸显 "。半导体产业作为信息技术核心,其研发存在技术复杂度高、资源投入大、风险不确定及周期长的特点,据 SEMI 2024 年报告,全球半导体研发项目因进度管控失效平均成本超支 18%,70%延误源于"信息孤岛"与"物理-虚拟脱节"。传统进度管控方法依赖静态计划与人工填报数据,难以应对研发动态复杂

性,无法实现设备状态、工艺参数与进度计划的实时联动,也缺乏精准模拟物理环节耦合关系的能力。为此,本文提出基于数字孪生的半导体研发全流程进度管控与优化方案,通过构建物理-虚拟实时映射机制,整合多维度数据建立管控模型,引入改进型关键路径法与粒子群优化算法,以解决研发进度管控难题,为半导体研发精益化管理提供支撑。

1 半导体研发全流程数字孪生体系构建

1.1 体系架构设计

文章类型: 论文|刊号(ISSN): 2737-4580(P) / 2737-4599(O)

基于数字孪生"物理-虚拟-数据-服务-应用"五维框架,结合半导体研发流程特性(晶圆设计→光刻→蚀刻→掺杂→封

装测试),设计四层半导体研发数字孪生体系架构,各层功能与核心组件,如表 1。

表 1 各层功能与核心组件

层级	核心功能	关键组件	数据交互内容
物理层	研发流程实体执行与数据	光刻机(ASML NXE: 3600D)、蚀刻机、	设备运行参数(转速、温度)、工艺数据(光刻精
	采集	MES 系统、IoT 传感器	度、蚀刻深度)、进度节点完成度
数据层	多源数据整合与实时传输	边缘计算网关、时序数据库	设备数据(100Hz 采样率)、工艺数据(每批次 300+
		(InfluxDB)、数据中台	参数)、进度数据(节点完成时间/成本)
模型层	物理实体的虚拟映射与仿真	设备数字孪生体、工艺耦合模型、进	虚拟仿真结果(设备故障预测、工艺良率模拟)、
		度管控模型	进度偏差分析结果
应用层	进度管控与优化决策	进度监控 dashboard、偏差预警模块、	预警信息(偏差阈值≥5%触发)、优化指令(资源
		资源调度模块	分配方案、工艺调整参数)

物理层与模型层通过数据层实现实时双向映射。物理层每10秒上传一次设备与工艺数据,模型层每30秒更新虚拟仿真状态; 当虚拟模型识别进度偏差时,应用层生成优化指令,通过边缘网关在1分钟内下发至物理层执行设备或MES系统,确保"虚拟预测-物理执行"的闭环响应。

1.2 虚拟模型构建

1.2.1 设备数字孪生体

以半导体研发核心设备——光刻机为例,构建多物理场耦合的虚拟模型。采用 SolidWorks 建立几何模型(精度达0.1mm),基于 ANSYS Workbench^[2]搭建热-力-电耦合仿真模块,模型输入为物理设备的实时运行参数,如激光功率 P、工作台转速 v、环境温度 T,输出为设备运行状态评估值 S,计算公式如式(1)所示:

$$S = \alpha \cdot \frac{P}{P_0} + \beta \cdot \frac{v}{v_0} + \gamma \cdot \frac{T - T_{opt}}{T_{max} - T_{opt}}$$
 (1)

其中, $\alpha = 0.4$ 、 $\beta = 0.3$ 、 $\gamma = 0.3$ 为权重系数 (通过层次分析法确定); $P_0 = 500W$ 、 $V_0 = 100mm/s$ 设备额定参数; $T_{opt} = 23$ °C 为最优环境温度, $T_{max} = 30$ °C 为温度上限。当

S<0.8 时,判定设备状态异常,触发进度延误预警。

1.2.2 研发流程耦合模型

半导体研发各环节存在强耦合关系,如光刻精度直接影响蚀刻良率,蚀刻良率影响掺杂工序进度,采用有向无环图(Directed Acyclic Graph,DAG)构建流程耦合模型,节点代表研发工序(如 V_1 = 晶圆设计、 V_2 = 光刻、 V_3 = 蚀刻),边权重代表环节间的耦合强度 W_{ij} ,计算如式(2):

$$w_{ij} = \frac{C_{ov}(X_i, X_j)}{\sqrt{V_{ar}(X_i) \cdot V_{ar}(X_j)}}$$
(2)

其中, X_i 、 X_j 分别为工序 \mathbf{i} 、 \mathbf{j} 的关键指标, $C_{ov}(X_i,X_j)$ 为协方差, $V_{ar}(X_i)$ 为方差。 $w_{ij} \in [0,1]$,值越大表明耦合越强。通过 DAG 模型,可识别"光刻-蚀刻-掺杂"等关键耦合链,为进度偏差根源定位提供依据。

2 多维度进度管控模型与优化算法

2.1 讲度管控指标体系

从"时间-资源-质量"三维度构建半导体研发进度管控指标体系,具体指标与计算方法如表 2 所示:

表 1 具体指标与计算方法

维度	核心功能	计算方法	目标阈值
时间维度	节点完成偏差率 δ _t	$\delta_{t} = \dfrac{\left \mathrm{实际完成时间} - \mathrm{计划完成时间} \right }{\mathrm{计划完成时间}} \times 100\%$	$\delta_{\rm t} \leq 5\%$
资源维度	设备利用率 η _e	η _e = 设备实际工作时长 设备额定工作时长	$\eta_e \ge 85\%$
质量维度	工作良率偏差 δ_y	$\delta_y = \frac{ y \cdot k \cdot x - \cdot k \cdot x}{ \cdot k \cdot x} \times 100\%$	$\delta_{\rm y} \leq 3\%$

当任一指标超出目标阈值时,系统触发预警 $\delta_t > 5\%$ 为"进度预警", $\eta_e < 85\%$ 为"资源预警", $\delta_y > 3\%$ 为"质量关联预警", 质量不达标将导致返工,间接延误进度。

2.2 改进型关键路径法 (M-CPM) 进度预警

传统 CPM 仅考虑工序时间的固定值,无法反映半导体研发中工序时间的随机性(如光刻工序因设备状态波动,时间波动范围达±15%)。因此,提出 M-CPM,引入"工序时间概率分布"与"耦合影响系数",步骤如下:

(1) 工序时间分布建模

通过历史数据拟合各工序时间的 Beta 分布 $T_i \sim \text{Beta}(\alpha_i, \beta_i)$,其中 α_i 、 β_i 为形状参数,均值 $\mu_i = \frac{\alpha_i}{\alpha_i + \beta_i} \times (T_{i(max)} - T_{i(min)}) + T_{i(min)}$,方差

$$\sigma_i^2 = \frac{\alpha_i \beta_i}{(\alpha_i + \beta_i)^2 (\alpha_i + \beta_i + 1)} \times (T_{i(max)} - T_{i(min)})^2.$$

(2) 耦合关键路径计算

结合 DAG 耦合模型,将耦合强度 w_{ij} 引入路径权重计算,路径总权重 $W=\sum_{i\in \mathrm{BAC}}\mu_i\times(1+\sum_{j=i$ 耦合 w_{ij}),权重最大的路径即为耦合关键路径。

3.进度偏差概率预警

基于耦合关键路径的总时间分 $T_{total} \sim N(\mu_{total}, \sigma_{total}^2)$ (中心极限定理近似), 计算实际进度超出计划时间的概率 $P(T_{total} > T_{vlan})$, 当P > 20% 时触发预警。

以 12nm 逻辑芯片研发流程为例,其耦合关键路径为"晶圆设计→光刻 $(1 \, \text{层})$ →蚀刻 $(1 \, \text{层})$ →掺杂 $(1 \, \text{次})$ →光刻 $(2 \, \text{C})$

文章类型: 论文|刊号(ISSN): 2737-4580(P) / 2737-4599(O)

层)→蚀刻(2 层)",通过 M-CPM 计算得 $\mu_{total}=45$ 天, $\sigma_{total}=3.2$ 天,计划时间 $T_{plan}=50$ 天,则 $P(T_{total}>50)$ $=P(Z>\frac{50-45}{4.5})=P(Z>1.56)=5.94\%<20\%$,进度风险较低;若光刻设备故障导致 μ_{total} 增至 48 天, σ_{total} 增至 4.5 天,则 $P(T_{total}>50)=P(Z>\frac{50-48}{4.5})=P(Z>0.44)$ 33.00% >20% ,触发预警。

2.3 基于 PSO 的进度优化算法

当 M-CPM 触发进度预警时,需通过资源调度(设备分配、人员调整)优化进度。以"最小化总进度延误时间"与"最大化资源利用率"为目标,建立多目标优化模型,采用 PSO 算法求解。

2.3.1 优化目标函数

主目标:

最小化总进度延误时间 $^{min\,\Delta T}=\sum_{i\ineta$ 键路径 $(T_{i}^{'}-T_{i}^{plan})$,其中 $T_{i}^{'}$ 为优化后工序时间;

副目标: 最大化资源利用率 $\max \bar{\eta} = \frac{1}{n} \sum_{k=1}^{n} \eta_{ek}$, 其中 n 为 设备数量, η_{ek} 为优化后设备 k 的利用率。

2.3.2 约束条件

- (1)设备能力约束: $\eta_{ek} \leq 100\%$ (设备无超负荷运行);
- (2) 工艺约束: $T_i^{'} \geq T_i^{min}$ (工序时间不低于工艺最小需求,如光刻工序最小时间为 8 小时):
- (3)资源冲突约束:同一设备不能同时分配给 2 个及以 上并行工序。

2.3.3 PSO 算法实现步骤

(1) 粒子编码:每个粒子代表 1 组资源分配方案,维度 D=m+n (m 为关键工序数,n 为设备数),粒子位置

 $X = [x_{11}, x_{12}, \dots, x_{mn}]$, x_{ij} 表示设备 j分配给工序 \boldsymbol{i} , x_{ij} 反之:

- (2) 适应度函数: 采用线性加权法将多目标转化为单目标, $f(X) = \lambda_1 \cdot \frac{1}{\Delta T + \epsilon} + \lambda_2 \cdot \bar{\eta}$, 其中 $\lambda_1 = 0.6$ 、 $\lambda_2 = 0.4$ 为权重, $\epsilon = 10^{-6}$ 避免分母为 0:
- (3) 迭代更新: 粒子速度 $v_{id}(t+1) = \omega \cdot v_{id}(t) + c_1 r_1 [p_{id}(t) x_{id}(t)] + c_2 r_2 [g_d(t) x_{id}(t)]$,位置 $x_{id}(t+1)$,其中 $\omega = 0.7$ (惯性权重), $c_1 = c_2 = 2$ (学习因子), $r_1, r_2 \sim U(0,1)$ (随机数):
- (4) 收敛判定: 当迭代次数达 500 次或连续 20 次迭代适应度函数值变化小于10⁻⁴时,输出最优资源分配方案。

3 案例验证

3.1 案例背景

以某半导体企业 12nm 逻辑芯片研发项目为验证对象,该项目涵盖 6 大核心阶段、28 个关键工序,计划研发周期 18 个月,涉及光刻机、蚀刻机等 32 台核心设备,目标进度偏差率 ≤5%,资源利用率≥80%。2024 年 3 月-9 月,项目试运行传统进度管控方案,期间因光刻设备故障、蚀刻良率不达标等问题,进度偏差率达 9.8%,资源利用率仅 72%; 2024 年 10 月起,引入本文提出的数字孪生管控方案。

3.2 数字孪生平台搭建

平台硬件包括 IoT 传感器(采集频率 10Hz,覆盖 32 台核心设备)、边缘计算网关(数据传输延迟≤100ms)、服务器集群(GPU 为 NVIDIA A100,支持实时仿真);软件采用 Python(PSO 算法实现)、Unity(虚拟模型可视化)、InfluxDB(时序数据存储)、Vue(前端 dashboard)。

3.3 验证结果与分析

3.3.1 进度管控效果

对比传统方案与数字孪生方案的关键指标,结果如表3所示:

表 3 传统方案与数字孪生方案的关键指标对比

指标	传统方案(2024.3-9)	数字孪生方案(2024.10-2025.3)	提升幅度
进度偏差率	9.8%	3. 1%	68. 4%
预警响应时间	72 小时	1.2 小时	98. 3%
关键工序返工率	8. 5%	2. 2%	74. 1%
设备利用率	72.0%	90. 5%	25. 7%

由表 3 可知,数字孪生方案通过实时映射与 M-CPM 预警,将进度偏差率控制在 3.1%(低于目标阈值 5%),预警响应时间从 72 小时缩短至 1.2 小时,有效避免因延误扩大导致的成本超支;同时,PSO 算法的资源调度优化使设备利用率提升至90.5%,减少资源闲置。

结语

半导体产业作为信息技术核心,其研发存在技术复杂度高、资源投入大、风险不确定及周期长的特点,据 SEMI 2024年报告,全球半导体研发项目因进度管控失效平均成本超支18%,70%延误源于"信息孤岛"与"物理-虚拟脱节"。传统进度管控方法依赖静态计划与人工填报数据,难以应对研发动态复杂性,无法实现设备状态、工艺参数与进度计划的实时联

动,也缺乏精准模拟物理环节耦合关系的能力。为此,本文提出基于数字孪生的半导体研发全流程进度管控与优化方案,通过构建物理-虚拟实时映射机制,整合多维度数据建立管控模型,引入改进型关键路径法与粒子群优化算法,以解决研发进度管控难题,为半导体研发精益化管理提供支撑。

[参考文献]

[1]朱飞玲.半导体高新技术企业研发费用存在的问题及对策[J].中国集体经济.2025(16): 97-100.

[2]武卫东,申瑞,姜同玲等.基于 ANSYS Workbench 软件的 半导体制冷器性能模拟研究[J]. 上海理工大学学报.2016, 38 (03): 255-262.